



## KOREAN PATENT ABSTRACTS

(11)Publication number: **1020010077568 A**  
(43)Date of publication of application: **20.08.2001**

(21)Application number: **1020000005442**  
(22)Date of filing: **03.02.2000**  
(30)Priority: **..**  
(51)Int. Cl **G02F 1/133**

(71)Applicant: **SAMSUNG ELECTRONICS CO., LTD.**  
(72)Inventor: **LEE, BAEK UN**

## (54) LCD AND DRIVING METHOD THEREOF

## (57) Abstract:

PURPOSE: An LCD(liquid crystal display) and the LCD addressing method are provided to improve response speed of liquid crystal materials without changing the structure of TFT LCD panel.

CONSTITUTION: A plurality of gate lines transmit scanning signals, and a plurality of data lines are disposed to be crossed by the gate lines to transmit data voltage. A plurality of pixels are formed at a portion enclosed by the gate lines and the data lines and disposed in the form of a matrix to have a switching device connected with the gate lines and the data lines. A gate driver supplies the scanning signal to the gate line in order. A data gradation compensating portion receives a gradation signal from a data gradation source and outputs a

compensating gradation signal in consideration of gradation signals of a present frame and a preview frame. A data driver transforms the compensating gradation signal output from the data gradation signal compensating portion into corresponding data voltage and then supplies the data voltage to the data lines.



COPYRIGHT 2001 KIPO

## Legal Status

Date of request for an examination (20050203)

Notification date of refusal decision ( )

Final disposal of an application (registration)

Date of final disposal of an application (20061208)

Patent registration number (1006700480000)

Date of registration (20070110)

Number of opposition against the grant of a patent ( )

Date of opposition against the grant of a patent ( )

Number of trial against decision to refuse ( )

Date of requesting trial against decision to refuse ( )

(19) 대한민국특허청 (KR)  
(12) 공개특허공보 (A)

(51) 。 Int. Cl. 7  
G02F 1/133

(11) 공개번호 특2001 -0077568  
(43) 공개일자 2001년08월20일

(21) 출원번호 10 -2000 -0005442  
(22) 출원일자 2000년02월03일

(71) 출원인 삼성전자 주식회사  
윤종용  
경기 수원시 팔달구 매탄3동 416

(72) 발명자 이백운  
경기도용인시기흥읍농서리산24

(74) 대리인 유미특허법인(대표변리사김원호송만호)  
김원근

심사청구 : 없음

(54) 액정 표시 장치 및 그의 구동 방법

요약

본 발명의 액정 표시 장치는 현재 프레임의 데이터 전압과 이전 프레임의 데이터 전압을 동시에 고려하여 보정 데이터 전압을 생성한 후, 생성된 보정 데이터 전압을 데이터선에 인가한다. 위의 보정 데이터 전압을 데이터선에 인가함으로써 화소 전압이 바로 목표 레벨에 도달할 수 있도록 한다.

대표도  
도 5

색인어  
보정 데이터 전압, 프레임 메모리, 데이터 전압 보정

명세서

도면의 간단한 설명

도1은 액정 표시 장치에서 각 화소의 등가회로를 나타내는 도면이다.

도2는 종래 구동 방식으로 인가되는 데이터 전압 및 화소 전압을 나타내는 도면이다.

도3은 종래 구동 방식에 따른 액정 표시 장치의 투과율을 나타내는 도면이다.

도4는 액정 표시 장치의 전압-유전율 간의 관계를 모델링한 도면이다.

도5는 본 발명의 제1 실시예에 따른 데이터 전압 인가방법을 나타내는 도면이다.

도6은 본 발명의 제1 실시예에 따라 데이터 전압을 인가한 경우의 액정 표시 장치의 투과율을 나타내는 도면이다.

도7은 본 발명의 제2 실시예에 따라 데이터 전압을 인가한 경우의 액정 표시 장치의 투과율을 나타내는 도면이다.

도8은 본 발명의 실시예에 따른 액정 표시 장치를 나타내는 도면이다.

도9는 본 발명의 실시예에 따른 데이터 전압 보정부를 나타내는 도면이다.

도10은 본 발명의 실시예에 따른 변환표를 나타내는 도면이다.

## 발명의 상세한 설명

### 발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치 및 그의 구동 방법에 관한 것으로서, 특히 동화상 구현에 적합하도록 보상된 데이터 전압이 인가되는 액정 표시 장치 및 그의 구동 방법에 관한 것이다.

근래 퍼스널 컴퓨터나 텔레비전 등의 경량, 박형화에 따라 디스플레이 장치도 경량화, 박형화가 요구되고 있으며, 이러한 요구에 따라 음극선관 (cathode ray tube: CRT) 대신 액정 표시 장치 (liquid crystal display: LCD)와 같은 플랫 패널형 디스플레이가 개발되고 있다.

LCD는 두 기판 사이에 주입되어 있는 이방성 유전율을 갖는 액정 물질에 전계 (electric field)를 인가하고 이 전계의 세기를 조절하여 기판에 투과되는 빛의 양을 조절함으로써 원하는 화상 신호를 얻는 표시장치이다. 이러한 LCD는 휴대가 간편한 플랫 패널형 디스플레이 중에서 대표적인 것으로서, 이 중에서도 박막 트랜지스터 (thin film transistor: TFT)를 스위칭 소자로 이용한 TFT LCD가 주로 이용되고 있다.

최근에는 TFT LCD가 컴퓨터의 디스플레이 장치뿐만 아니라 텔레비전의 디스플레이 장치로 널리 사용됨에 따라 동화상을 구현할 필요가 증가하게 되었다. 그러나, 종전의 TFT LCD는 응답속도가 느리기 때문에 동화상을 구현하기 어렵다는 단점이 있었다. 이러한 응답속도 문제를 개선하기 위해 종래에는 OCB (optically compensated band) 모드를 사용하거나, 강유전성 액정 (FLC; ferro -electric liquid crystal) 물질을 사용한 TFT LCD를 사용하였다.

그러나, 이와 같은 OCB 모드나 FLC를 사용하기 위해서는 종래의 TFT LCD 패널이 구조를 바꾸어야 하는 문제점이 있었다.

### 발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 이와 같은 문제점을 해결하기 위한 것으로서 TFT LCD의 패널 구조를 바꿀 필요 없이 액정의 구동방법을 변경함으로써 액정의 응답속도를 개선시키기 위한 것이다.

### 발명의 구성 및 작용

이와 같은 목적을 달성하기 위한 본 발명의 하나의 특징에 따른 액정 표시 장치는

주사신호를 전달하는 다수의 게이트선과, 데이터 전압을 전달하며 상기 게이트선과 절연되어 교차하는 다수의 데이터선, 상기 게이트선 및 데이터선에 의해 둘러싸인 영역에 형성되며 각각 상기 게이트선 및 데이터선에 연결되어 있는 스위칭 소자를 가지는 행렬 형태로 배열된 다수의 화소를 포함하는 액정 표시 장치 패널; 게이트선에 주사신호를 순차적으로 공급하는 게이트 드라이버; 데이터 계조신호 소스로부터 계조신호를 수신하고, 현재 프레임의 계조신호와 이전 프레임의 계조신호를 고려하여 보정 계조신호를 출력하는 데이터 계조신호 보정부; 및 상기 데이터 계조신호 보정부로부터 출력되는 상기 보정 계조신호를 대응하는 데이터 전압으로 바꾸어 상기 데이터선으로 공급하는 데이터 드라이버를 포함한다.

여기서, 상기 데이터 계조신호 보정부는

상기 데이터 계조신호 소스로부터 계조신호를 수신하고 하나의 프레임동안 상기 수신된 계조신호를 저장하여 출력하는 프레임 메모리; 상기 프레임 메모리의 계조신호의 기록 및 관독을 제어하는 컨트롤러; 및 상기 데이터 계조신호 소스로부터 수신되는 현재 프레임의 계조신호와 상기 프레임 메모리로부터 수신되는 이전 프레임의 계조신호를 고려하여 상기 보정 계조신호를 출력하는 데이터 계조신호 변환기를 포함한다.

한편, 본 발명의 다른 특징에 따른 액정 표시 장치는

주사신호를 전달하는 다수의 게이트선과, 데이터 전압을 전달하며 상기 게이트선과 절연되어 교차하는 다수의 데이터선, 상기 게이트선 및 데이터선에 의해 둘러싸인 영역에 형성되며 각각 상기 게이트선 및 데이터선에 연결되어 있는 스위칭 소자를 가지는 행렬 형태로 배열된 다수의 화소를 포함하는 액정 표시 장치 패널; 게이트선에 주사신호를 순차적으로 공급하는 게이트 드라이버; 데이터 전압 소스로부터 데이터 전압을 수신하고, 현재 프레임의 데이터 전압과 이전 프레임의 데이터 전압을 고려하여 보정 데이터 전압을 출력하는 데이터 전압 보정부; 및 상기 데이터 전압 보정부로부터 출력되는 상기 보정 데이터 전압을 상기 데이터선으로 공급하는 데이터 드라이버를 포함한다.

한편, 본 발명의 하나의 특징에 따른 액정 표시 장치의 구동 방법은

다수의 게이트선과, 상기 게이트선과 절연되어 교차하는 다수의 데이터선, 상기 게이트선 및 데이터선에 의해 둘러싸인 영역에 형성되며 각각 상기 게이트선 및 데이터선에 연결되어 있는 스위칭 소자를 가지는 행렬 형태로 배열된 다수의 화소를 포함하는 액정 표시 장치의 구동 방법으로서,

상기 게이트선에 주사신호를 순차적으로 공급하는 단계; 화상 신호 소스로부터 화상 신호를 수신하고, 현재 프레임의 화상 신호와 이전 프레임의 화상 신호를 고려하여 보정 화상 신호를 생성하는 단계; 및 생성된 상기 보정 화상 신호에 대응하는 데이터 전압을 상기 데이터선에 공급하는 단계를 포함한다.

이하에서는 본 발명의 실시예를 상세하게 설명한다.

일반적으로 LCD는 주사 신호를 전달하는 다수의 게이트선과 이 게이트선에 교차하여 형성되며 데이터 전압을 전달하는 데이터선을 포함한다. 또한 LCD는 이들 게이트선과 데이터선에 의해 둘러싸인 영역에 형성되며 각각 게이트선 및 데이터선과 스위칭 소자를 통해 연결되는 행렬 형태의 다수의 화소를 포함한다.

LCD에서 각 화소는 액정을 유전체로 가지는 커패시터 즉, 액정 커패시터로 모델링할 수 있는데, 이러한 LCD에서의 각 화소의 등가회로는 도1과 같다.

도1에 도시한 바와 같이, 액정 표시 장치의 각 화소는 데이터선(Dm)과 게이트선(Sn)에 각각 소스 전극과 게이트 전극이 연결되는 TFT(10)와 TFT의 드레인 전극과 공통전압(Vcom) 사이에 연결되는 액정 커패시터(C1)와 TFT의 드레인 전극에 연결되는 스토리지 커패시터(Cst)를 포함한다.

도1에서, 게이트선(Sn)에 게이트 온 신호가 인가되어 TFT(10)가 턴온되면, 데이터선에 공급된 데이터 전압(Vd)이 TFT를 통해 각 화소 전극(도시하지 않음)에 인가된다. 그러면, 화소 전극에 인가되는 화소 전압(Vp)과 공통 전압(Vcom)의 차이에 해당하는 전계가 액정(도1에서는 등가적으로 액정 커패시터로 나타내었음)에 인가되어 이 전계의 세기에 대응하는 투과율로 빛이 투과되도록 한다. 이때, 화소 전압(Vp)은 1 프레임 동안 유지되어야 하는데, 도1에서 스토리지 커패시터(Cst)는 화소 전극에 인가된 화소 전압(Vp)을 유지하기 위해 보조적으로 사용된다.

한편, 액정은 이방성 유전율을 갖기 때문에, 액정의 방향에 따라 유전율이 다른 특성이 있다. 즉, 전압이 인가됨에 따라 액정의 방향자가 변하면 유전율도 따라서 변하고 이에 따라 액정 커패시터의 커패시턴스(이하에서는 이를 액정 커패시턴스라 한다.) 값도 변하게 된다. 일단 TFT가 온되는 구간동안 액정 커패시터에 전하를 공급한 후, TFT가 오프 상태로 되는데,  $Q = "CV"$ 이므로 액정 커패시턴스가 변하면 액정에 걸리는 화소 전압(Vp)도 또한 변하게 된다.

노멀리 화이트 모드(Normally white mode) TN(twisted Nematics) LCD를 예를 들면, 화소에 공급되는 화소 전압이 0V인 경우에는 액정 분자가 기판에 평행한 방향으로 배열되어 있으므로 액정 커패시턴스는  $C(0V) = \epsilon_{\perp} A/d$ 이 된다. 여기서,  $\epsilon_{\perp}$ 는 액정 분자가 기판에 평행한 방향으로 배열된 경우 즉, 액정 분자가 빛의 방향과 수직인 방향으로 배열된 경우의 유전율을 나타내며, A와 d는 각각 LCD 기판의 면적과 기판 사이의 거리를 나타낸다. 풀 블랙(full black)을 구현하기 위한 전압이 5V라 하면 액정에 5V가 인가되는 경우 액정 분자가 기판에 수직인 방향으로 배열되므로 액정 커패시턴스는  $C(5V) = \epsilon_{\parallel} A/d$ 이 된다. TN 모드에 사용되는 액정의 경우에는  $\epsilon_{\parallel} - \epsilon_{\perp} > 0$  이므로 액정에 인가되는 화소 전압이 높아질수록 액정 커패시턴스가 더 커지게 된다.

n 번째 프레임에서 풀 블랙을 만들기 위해 TFT가 충전시켜야 하는 전하량은  $C(5V) \times 5V$ 이다. 그러나, 바로 전 프레임인 n-1 번째 프레임에서 풀 화이트( $V_{n-1} = "0V"$ 였다고 가정하면 TFT의 턴온 시간 동안에는 액정이 미처 응답하기 전이므로 액정 커패시턴스는  $C(0V)$ 이 된다. 따라서, 풀 블랙을 만들기 위해 n 번째 프레임에서 5V의 데이터 전압(Vd)을 인가하더라도 실제 화소에 충전되는 전하량은  $C(0V) \times 5V$ 이 되고,  $C(0V) < C(5V)$ 이므로 액정에 실제 공급되는 화소 전압(Vp)은 5V에 못 미치게 되는 화소 전압(예를 들어 3.5V)이 인가되어 풀 블랙이 구현되지 않는다. 또한, 다음 프레임인 n+1 번째 프레임에서 풀 블랙을 구현하기 위해 데이터 전압(Vd)을 5V로 인가한 경우에는 액정에 충전되는 전하량은  $C(3.5V) \times 5V$ 가 되고, 결국 액정에 공급되는 전압(Vp)은 3.5V와 5V 사이가 된다. 이와 같은 과정을 되풀이하면 결국 몇 프레임 후에 화소 전압(Vp)이 원하는 전압에 도달하게 된다.

즉 이를 계조의 관점에서 설명하면, 임의의 화소에 인가되는 신호(화소전압)가 낮은 계조에서 높은 계조로(또는 높은 계조에서 낮은 계조로) 바뀌는 경우, 현재 프레임의 계조는 이전 프레임의 계조의 영향을 받기 때문에 바로 원하는 계조에 도달하지 못하고, 몇 프레임이 경과된 후에야 비로소 원하는 계조에 도달하게 된다. 마찬가지로, 현재 프레임의 화소의 투과율은 이전 프레임의 화소의 투과율의 영향을 받아 몇 프레임의 경과된 후에야 원하는 투과율을 얻을 수 있다.

한편, n-1 프레임이 풀 블랙이고 즉, 화소 전압(Vp)이 5V이고, n 프레임에서 풀 블랙을 구현하기 위해 5V의 데이터 전압이 인가되었다고 하면, 액정 커패시턴스는  $C(5V)$ 이므로 화소에는  $C(5V) \times 5V$ 에 해당하는 전하량이 충전되고 이에 따라 액정의 화소 전압(Vp)은 5V가 된다.

이와 같이, 액정에 실제 공급되는 화소 전압(Vp)은 현재 프레임에 공급되는 데이터 전압뿐만 아니라 이전 프레임의 화소 전압(Vp)에 의해서도 결정된다.

도2는 종래의 구동방식으로 인가되는 경우의 데이터 전압 및 화소 전압을 나타내는 도면이다.

도2에 도시한 바와 같이, 종래에는 이전 프레임의 화소 전압(Vp)을 고려하지 않고, 목표 화소 전압(Vw)에 해당하는 데이터 전압(Vd)을 매 프레임마다 인가하였다. 따라서, 실제 액정에 인가되는 화소 전압(Vp)은 앞서 설명한 바와 같이, 이전 프레임의 화소 전압에 대응하는 액정 커패시턴스에 의해 목표 화소 전압 보다 낮게 또는 높게 된다. 따라서, 몇 프레임이 지난 후에야 비로소 목표 화소 전압에 도달하게 된다.

도3은 이와 같은 종래의 구동 방법에 따른 액정 표시 장치의 투과율을 나타내는 도면이다.

도3에 도시한 바와 같이, 종래에는 앞서 설명한 바와 같이 실제 화소 전압이 목표 화소 전압 보다 낮게 되기 때문에 액정의 응답시간이 1프레임 이내인 경우에도 몇 프레임이 지난 후에야 비로소 목표 투과율에 도달하게 된다.

본 발명의 실시예는 현재 프레임의 화상 신호( $S_n$ )를 이전 프레임의 화상 신호( $S_{n-1}$ )와 비교하여 다음과 같은 보정 신호( $S_n$ )를 생성한 후, 보정된 화상 신호( $S_n$ )를 각 화소에 인가한다. 여기서, 화상 신호( $S_n$ )는 아날로그 구동 방식인 경우에는 데이터 전압을 의미하나, 디지털 구동 방식의 경우에는 데이터 전압을 제어하기 위하여 이진화된 계조 신호를 사용하므로 실제 화소에 인가되는 전압의 보정은 계조 신호의 보정을 통해서 이루어진다.

첫째, 현재 프레임의 화상 신호(계조신호 또는 데이터전압)가 이전 프레임의 화상 신호와 같으면 보정을 행하지 않는다.

둘째, 현재 프레임의 계조 신호 또는 데이터 전압)가 이전 프레임의 계조 신호(데이터 전압)보다 높은 경우에는 현재의 계조 신호(데이터 전압) 보다 더 높은 보정된 계조 신호(데이터 전압)를 출력하고, 현재 프레임의 계조 신호(데이터 전압)가 이전 프레임의 계조 신호(데이터 전압)보다 낮은 경우에는 현재의 계조 신호(데이터 전압) 보다 더 낮은 보정된 계조 신호(데이터 전압)를 출력한다. 이때, 보정이 이루어지는 정도는 현재의 계조 신호(데이터 전압)과 이전 프레임의 계조 신호(데이터 전압)와의 차에 비례한다.

이하에서는 본 발명의 실시예에 따른 데이터 전압 보정 방법을 계량적으로 설명한다.

도4는 액정 표시 장치의 전압 -유전율 간의 관계를 간단하게 모델링한 도면이다.

도4에서, 가로축은 화소 전압이며, 세로 축은 특정 화소 전압  $v$ 에서의 유전율( $\epsilon(v)$ 과 액정이 기판에 평행한 방향으로 배열된 경우 즉, 액정이 빛의 투과 방향과 수직인 경우의 유전율( $\epsilon_{\perp}$ )의 비를 나타낸다.

도4에서는,  $\epsilon(v)/\epsilon_{\perp}$ 의 최대값 즉,  $\epsilon_{\parallel}/\epsilon_{\perp}$ 을 3이라 가정하였고,  $V_{th}$ 와  $V_{max}$ 를 각각 1V, 4V로 가정하였다. 여기서,  $V_{th}$ 와  $V_{max}$ 는 각각 풀 화이트 및 풀 블랙(또는 그 반대)에 해당하는 화소 전압을 나타낸다.

스토리지 커패시터의 커패시턴스(이하에서는 이를 스토리지 커패시턴스라 한다.)가 액정 커패시턴스의 평균값  $\langle Cst \rangle$ 과 같다고 하고, LCD 기판의 넓이 및 기판 사이의 거리를 각각  $A$ 와  $d$ 라 하면, 스토리지 커패시턴스  $Cst$ 는 다음의 수학적 식 1로 나타낼 수 있다.

수학적 식 1

$$Cst = \langle C_l \rangle = \frac{1}{3} (\epsilon_{\parallel} + 2\epsilon_{\perp}) A/d = \frac{5}{3} \epsilon_{\perp} A/d = \frac{5}{3} C_0$$

여기서,  $C_0 = \epsilon_{\perp} A/d$ 이다.

도4로부터,  $\epsilon(v)/\epsilon_{\perp}$ 는 다음의 수학적 식 2로 나타낼 수 있다.

수학식 2

$$\epsilon(V)$$

LCD의 총 커패시턴스  $C(V)$ 는 액정 커패시턴스와 스토리지 커패시턴스의 합이므로, LCD의 커패시턴스는  $C(V)$ 는 수학식 1 및 2로부터 다음의 수학식 3으로 나타낼 수 있다.

수학식 3

$$C(V) = C_1 + C_{st} = \epsilon(V)A/d + 5/3 C_0 = 1/3(2V + 1)C_0 + 5/3 C_0$$

$$= 2/3(V+3)C_0$$

화소에 인가되는 전하량  $Q$ 는 보존되므로, 다음의 수학식 4가 성립한다.

수학식 4

$$Q = C(V_n)V_n = C(V_f)V_f$$

여기서,  $V_n$ 은 현재 프레임에 인가될 데이터 전압(반전 구동식의 경우에는 데이터 전압의 절대값)을 나타내며,  $C(V_n - 1)$ 는 이전 프레임( $n - 1$  프레임)의 화소 전압에 대응하는 커패시턴스를 나타내며,  $C(V_f)$ 는 현재 프레임( $n$  프레임)의 실제 화소 전압( $V_f$ )에 대응하는 커패시턴스를 나타낸다.

수학식 3 및 수학식 4로부터 다음의 수학식 5가 유도될 수 있다.

수학식 5

$$C(V_n - 1)V_n = C(V_f)V_f = 2/3(V_n - 1 + 3)V_n = 2/3(V_f + 3)V_f$$

따라서, 실제 화소 전압  $V_f$ 는 다음의 수학식 6으로 나타낼 수 있다.

수학식 6

$$V_f = \frac{-3 + \sqrt{9 + 4V_n(V_n - 1 + 3)}}{2}$$

위의 수학식 6으로부터 명확히 알 수 있듯이, 실제 화소 전압  $V_f$ 는 현재 프레임에 인가된 데이터 전압( $V_n$ )과 이전 프레임에 인가된 화소 전압( $V_n - 1$ )에 의해서 결정된다.

한편,  $n$  프레임에서 화소 전압이 목표 전압( $V_n$ )에 도달하도록 하기 위해 인가되는 데이터 전압을  $V_n$ 라고 하면,  $V_n$ 는 수학식 5로부터 다음의 수학식 7로 나타낼 수 있다.

수학식 7

$$(V_n - 1 + 3)V_n = (V_n + 3)V_n$$

따라서,  $V_n$ 는 다음의 수학식 8로 나타낼 수 있다.

수학식 8

$$V_n' = \frac{V_{n+3}}{V_{n-1} + 3} \quad V_n = V_n + \frac{V_n - V_{n-1}}{V_{n-1} + 3} V_n$$

이와 같이, 현재 프레임의 목표 화소 전압( $V_n$ )과 이전 프레임의 화소 전압( $V_{n-1}$ )을 고려하여 상기 수학식 8에 의해 구해지는 데이터 전압( $V_n$ )을 인가하면, 목표로 하는 화소 전압  $V_n$ 에 바로 도달할 수 있다.

위의 수학식 8은 도4에 도시한 도면 및 몇몇 기본 가정으로부터 유도된 식이며, 일반적인 LCD에서 적용되는 데이터 전압  $V_n$ 는 다음의 수학식 9로 나타낼 수 있다.

수학식 9

$$|V_n| = |V_{n-1}| + f(|V_n| - |V_{n-1}|)$$

여기서, 함수  $f$ 는 LCD의 특성에 의해 결정된다. 함수  $f$ 는 기본적으로 다음의 성질을 갖는다.

즉,  $|V_n|$ 과  $|V_{n-1}|$ 이 같은 경우에  $f=0$ 이 되며,  $|V_n| > |V_{n-1}|$ 보다 큰 경우  $f$ 는 0 보다 크고,  $|V_n| < |V_{n-1}|$ 보다 작은 경우  $f$ 는 0 보다 작다.

다음은 본 발명의 실시예에 따른 데이터 전압 인가방법을 설명한다.

도5는 본 발명의 따른 데이터 전압 인가방법을 나타내는 도면이다.

도5에 도시한 바와 같이, 본 발명의 제1 실시예에서는 현재 프레임의 목표 화소 전압과 이전 프레임의 화소 전압(데이터 전압)을 고려하여 보정된 데이터 전압  $V_n$ 을 인가하여, 화소 전압( $V_p$ )이 바로 목표 전압에 도달하도록 한다. 즉, 본 발명의 제1 실시예에서는 현재 프레임의 목표 전압과 이전 프레임의 화소 전압이 다른 경우, 현재 프레임의 목표 전압보다 더 높은 전압(또는 더 낮은 전압)을 보정된 데이터 전압으로서 인가하여 첫 번째 프레임에서 바로 목표 전압 레벨에 도달하도록 한 후 이후의 프레임에서는 목표 전압을 데이터 전압으로 인가한다. 이와 같이 함으로써 액정의 응답속도를 개선할 수 있다.

이때, 보정된 데이터 전압(전하량)은 이전 프레임의 화소 전압에 의해 결정되는 액정 커패시턴스를 고려하여 결정한다. 즉, 본원 발명은 이전 프레임의 화소 전압 레벨을 고려하여 전하량( $Q$ )을 공급함으로써 첫 번째 프레임에서 바로 목표 전압 레벨에 도달하도록 한다.

도6은 본 발명의 제1 실시예에 따라 데이터 전압을 인가한 경우의 액정 표시 장치의 투과율을 나타내는 도면이다. 도6에 도시한 바와 같이, 본 발명의 제1 실시예에 따르면 보정된 데이터 전압을 인가하기 때문에, 현재 프레임에서 바로 목표 투과율에 도달한다.

한편, 본 발명의 제2 실시예에서는 목표 전압보다 약간 높은 보정된 전압  $V_n$ 을 화소 전압으로 인가한다. 이와 같이 구동하는 경우에는 도7은 에 도시한 바와 같이 액정의 응답 시간의 약 1/2 이전에서는 투과율이 목표치보다 작게 되나 그 이후에서는 목표치보다 과도하게 되어(overcompensate) 평균적인 투과율이 목표 투과율과 같아진다.

다음에는 본 발명의 실시예에 따른 액정 표시 장치를 설명한다.

도8은 본 발명의 실시예에 따른 액정 표시 장치를 나타내는 도면이다. 도8에 도시한 본 발명의 실시예에 따른 액정표시 장치는 디지털 구동 방법을 사용한다.

도8에 도시한 바와 같이, 본 발명의 실시예에 따른 액정 표시 장치는 액정 표시 장치 패널(100), 게이트 드라이버(200), 데이터 드라이버(300) 및 데이터 계조 신호 보정부(400)를 포함한다.



액정 표시 장치 패널(100)에는 게이트 온 신호를 전달하기 위한 다수의 게이트선(S1, S2, S3, ..., Sn)이 형성되어 있으며, 보정된 데이터 전압을 전달하기 위한 데이터선(D1, D2, ..., Dm)이 형성되어 있다. 게이트선과 데이터선에 의해 둘러싸인 영역은 각각 화소를 이루며, 각 화소는 게이트선과 데이터선에 각각 게이트 전극 및 소스 전극이 연결되는 박막 트랜지스터(110)와 박막 트랜지스터(110)의 드레인 전극에 연결되는 화소 커패시터(C1)와 스토리지 커패시터(Cst)를 포함한다.

게이트 드라이버(200)는 게이트선에 순차적으로 게이트 온 전압을 인가하여, 게이트 온 전압이 인가된 게이트선에 게이트 전극이 연결되는 TFT를 턴온시킨다.

데이터 계조신호 보정부(400)는 데이터 계조 신호 소스(예를들면, 그래픽 제어기)로부터 데이터 계조 신호(Gn)를 수신한 후, 앞서 설명한 바와 같이 현재 프레임의 데이터 계조 신호와 이전 프레임의 데이터 계조 신호를 고려하여 보정된 데이터 계조 신호 Gn 을 출력한다. 이때, 계조신호 보정부는 스탠드 얼론(stand -alone) 유닛으로 존재할 수도 있고, 그래픽 카드나 LCD 모듈에 통합될 수도 있다.

데이터 드라이버(300)는 데이터 계조신호 보정부(400)로부터 수신된 보정된 계조 신호(Gn)를 해당 계조 전압(데이터 전압)으로 바꾸어 각각 데이터선에 인가한다.

도9는 본 발명의 실시예에 따른 데이터 계조신호 보정부(400)를 상세하게 나타내는 블록도이다.

도9에 도시한 바와 같이, 본 발명의 실시예에 따른 데이터 계조신호 보정부(400)는 합성기(410), 프레임 메모리(420), 컨트롤러(430), 데이터 계조신호 변환기(440) 및 분리기(450)를 포함한다.

합성기(410)는 데이터 계조신호 소스로부터 전송되는 계조신호(Gn)를 수신하여, 데이터 계조신호 보정부(400)가 처리할 수 있는 속도로 데이터 스트림의 주파수를 변환한다. 예컨대, 데이터 계조신호 소스로부터 18 비트의 데이터가 6.5MHz 주파수에 동기하여 수신되고, 데이터 계조신호 보정부(400)의 구성 요소들의 처리 속도가 50Mhz가 한계라고 하면, 합성기(410)는 18 비트의 계조 신호를 2개씩 묶어 36 비트의 계조 신호(Gm)로 합성하여 프레임 메모리(420)로 전송한다.

합성된 계조 신호(Gm)는 컨트롤러(430)의 제어에 의해 소정 어드레스에 저장되어 있는 이전 계조 신호(Gm -1)를 데이터 계조신호 변환기(440)에 출력함과 동시에, 합성기(410)로부터 전송되는 계조 신호(Gm)를 상기 소정 어드레스에 저장한다. 데이터 계조신호 변환기(440)는 합성기로부터 출력되는 현재 프레임의 계조신호(Gm)와 프레임 메모리(420)로부터 출력되는 이전 프레임의 계조신호(Gm -1)을 수신하고, 현재 프레임의 계조신호와 이전 프레임의 계조신호를 고려하여 보정된 계조신호 Gm 을 생성한다.

분리기(450)는 데이터 계조신호 변환기(440)로부터 출력되는 36비트의 보정된 데이터 계조신호(Gm)를 분리하여 18 비트의 보정된 계조신호(Vn)를 출력한다.

본 발명의 실시예에서는 데이터 계조신호에 동기하는 클럭 주파수가 프레임 메모리를 액세스하는 클럭 주파수와 상이하기 때문에, 데이터 계조신호를 합성 및 분리하는 합성기(410) 및 분리기(450)가 필요하였으나, 데이터 계조신호에 동기하는 클럭 주파수와 프레임 메모리(420)를 액세스하는 클럭 주파수가 같은 경우에는 이와 같은 합성기와 분리기는 불필요하게 된다.

본 발명의 실시예에 따른 데이터 계조신호 변환기(440)로는 앞서 설명한 수학식 9를 만족하는 디지털 회로를 직접 제

조하여 사용할 수 있으며, 변환표(Look-up table)를 작성하여 ROM(read only memory)에 저장한 후 액세스하여 계조신호를 보정할 수도 있다. 실제로 보정 데이터 전압  $V_n$ 는 단순히 이전 프레임의 데이터 전압( $V_{n-1}$ )과 현재 프레임의 데이터 전압( $V_n$ )의 차에만 비례하는 것이 아니고 각각의 절대값에도 의존하는 복잡한 함수이므로 이처럼 변환표를 구성하면 연산처리에 의존하는 것보다 회로가 훨씬 간단하게 된다는 장점이 있다.

한편, 본 발명의 실시예에 따라 데이터 전압을 보정하기 위해서는 실제로 쓰이는 그레이 스케일 범위보다 더 넓은 다이내믹 레인지를 가져야 하는데, 아날로그 회로에서는 고전압 IC(integrated circuit)를 사용함으로써 해결할 수 있지만 디지털 방식에서는 나눌 수 있는 계조수가 한정되어 있다. 예를들어, 6비트 계조의 경우 64개의 계조 레벨 중 일부는 실제의 계조 표시가 아닌 변조된 전압을 위해 할당을 하여야 한다. 즉, 일부의 계조 레벨은 전압 보정용으로 할당해야 한다. 따라서, 표현해야 하는 계조의 수가 줄어들게 된다.

한편, 계조 수의 감소를 막기 위해서는 다음과 같은 트렁케이션(truncation)의 개념이 도입될 수 있다. 예를들어, 액정이 1 -4V 사이에서 구동하고 보정 전압을 고려하였을 때 전압이 0 -8V까지 필요한 경우를 가정하자. 이때, 보정을 충실히 하기 위해 8V까지를 64개의 단계로 나누면 실제 표현할 수 있는 계조는 30개 정도에 불과하게 된다. 따라서, 전압 폭을 1 -4V로 낮추고 계산상 교정된 전압( $V_n$ )이 4V를 넘어가는 경우에는 모두 보정 전압을 4V로 트렁케이팅하면 계조수의 감소를 줄일 수 있다.

도10은 이와 같이 트렁케이션 개념이 도입된 본 발명의 실시예에 따른 변환표의 구성이다.

이상에서는 본 발명의 실시예에 대하여 설명하였으나, 본 발명은 상기한 실시예에만 한정되는 것은 아니며 그 외의 다양한 변경이나 변형이 가능하다.

예를들어, 본 발명의 실시예에서는 도8에서는 디지털 방식으로 구동하는 액정 표시 장치를 설명하였으나, 이외에도 아날로그 방식으로 구동하는 액정표시장치에도 본 발명이 적용될 수 있다.

이 경우 도8에서 설명한 도시한 데이터 계조신호 보정부에 대응하는 역할을 하는 데이터 전압 보정부가 필요하며, 이 데이터 전압 보정부는 수학적 9를 만족하는 아날로그 회로를 통해 구현될 수 있다.

#### 발명의 효과

이상에서 설명한 바와 같이, 본 발명에 따르면 데이터 전압을 보정하고, 보정된 데이터 전압을 화소에 인가함으로써 화소 전압이 바로 목표 전압 레벨에 도달할 수 있도록 한다. 따라서, 것으로서 TFT LCD의 패널 구조를 바꿀 필요 없이 액정의 응답속도를 개선시킬 수 있다.

#### (57) 청구의 범위

##### 청구항 1.

주사신호를 전달하는 다수의 게이트선과, 데이터 전압을 전달하며 상기 게이트선과 절연되어 교차하는 다수의 데이터선, 상기 게이트선 및 데이터선에 의해 둘러싸인 영역에 형성되며 각각 상기 게이트선 및 데이터선에 연결되어 있는 스위칭 소자를 가지는 행렬 형태로 배열된 다수의 화소를 포함하는 액정 표시 장치 패널;

게이트선에 주사신호를 순차적으로 공급하는 게이트 드라이버;

데이터 계조신호 소스로부터 계조신호를 수신하고, 현재 프레임의 계조신호와 이전 프레임의 계조신호를 고려하여 보정 계조신호를 출력하는 데이터 계조신호 보정부; 및

상기 데이터 계조신호 보정부로부터 출력되는 상기 보정 계조신호를 대응하는 데이터 전압으로 바꾸어 상기 데이터선으로 공급하는 데이터 드라이버를 포함하는 액정 표시 장치.

## 청구항 2.

제1항에 있어서,

상기 데이터 계조신호 보정부는

상기 데이터 계조신호 소스로부터 계조신호를 수신하고 하나의 프레임동안 상기 수신된 계조신호를 저장하여 출력하는 프레임 메모리;

상기 프레임 메모리의 계조신호의 기록 및 판독을 제어하는 컨트롤러; 및

상기 데이터 계조신호 소스로부터 수신되는 현재 프레임의 계조신호와 상기 프레임 메모리로부터 수신되는 이전 프레임의 계조신호를 고려하여 상기 보정 계조신호를 출력하는 데이터 계조신호 변환기를 포함하는 액정 표시 장치.

## 청구항 3.

제2항에 있어서,

상기 데이터 계조신호 소스로부터 공급되는 계조신호에 동기되는 클록 주파수와, 상기 컨트롤러가 동기되는 클록 주파수가 동일한 것을 특징으로 하는 액정 표시 장치.

## 청구항 4.

제2항에 있어서,

상기 데이터 계조신호 소스로부터 공급되는 계조신호에 동기되는 클록 주파수와, 상기 컨트롤러가 동기되는 클록 주파수가 상이한 것을 특징으로 하는 액정 표시 장치.

## 청구항 5.

제4항에 있어서,

상기 데이터 계조신호 소스로부터 전송되는 계조신호를 수신하고, 상기 컨트롤러가 동기되는 클록 주파수에 맞도록 계조신호를 합성하여 합성된 계조신호를 상기 프레임 메모리와 상기 데이터 계조신호 변환기로 출력하는 합성기; 및

상기 데이터 계조신호 변환기로부터 출력되는 계조신호를 상기 데이터 계조신호 소스로부터 전송되는 계조신호가 동기하는 주파수에 맞도록 계조신호를 분리하는 분리기를 추가로 포함하는 액정 표시 장치.

## 청구항 6.

제2항 내지 제5항 중 어느 한 항에 있어서,

상기 데이터 계조신호 변환기는 현재 프레임의 데이터 전압을  $V_n$ , 이전 프레임의 데이터 전압을  $V_{n-1}$ 이라 할 때,

$$|V_n| = |V_n| + f(|V_n| - |V_{n-1}|)$$

위의 식을 만족하는 보정 데이터 전압  $V_n$  을 출력하도록 계조신호를 보정하는 것을 특징으로 하는 액정 표시 장치.

청구항 7.

제6항에 있어서,

상기 데이터 계조신호 변환기는 디지털 회로를 사용하여 상기 식을 만족하는 보정된 계조신호를 출력하는 것을 특징으로 하는 액정 표시 장치.

청구항 8.

제2항 내지 제5항 중 어느 한 항에 있어서,

상기 데이터 계조신호 변환기는

이전 프레임의 계조신호와 현재 프레임의 계조신호에 대응하는 보정 계조신호를 기록하는 변환표를 저장하는 메모리를 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 9.

제8항에 있어서,

상기 변환표는

상기 보정 데이터 전압이 제1 전압 보다 큰 경우 상기 보정 데이터 전압을 상기 제1 전압으로 하고, 상기 보정 데이터 전압이 제2 전압 보다 작은 경우 상기 보정 데이터 전압을 상기 제2 전압으로 하는 것을 특징으로 하는 액정 표시 장치.

청구항 10.

주사신호를 전달하는 다수의 게이트선과, 데이터 전압을 전달하며 상기 게이트선과 절연되어 교차하는 다수의 데이터선, 상기 게이트선 및 데이터선에 의해 둘러싸인 영역에 형성되며 각각 상기 게이트선 및 데이터선에 연결되어 있는 스위칭 소자를 가지는 행렬 형태로 배열된 다수의 화소를 포함하는 액정 표시 장치 패널;

게이트선에 주사신호를 순차적으로 공급하는 게이트 드라이버;

데이터 전압 소스로부터 데이터 전압을 수신하고, 현재 프레임의 데이터 전압과 이전 프레임의 데이터 전압을 고려하여 보정 데이터 전압을 출력하는 데이터 전압 보정부; 및

상기 데이터 전압 보정부로부터 출력되는 상기 보정 데이터 전압을 상기 데이터선으로 공급하는 데이터 드라이버를 포함하는 액정 표시 장치.

청구항 11.

제10항에 있어서,

상기 데이터 전압 변환기는 현재 프레임의 데이터 전압을  $V_n$ , 이전 프레임의 데이터 전압을  $V_{n-1}$ 이라 할 때,

$$|V_n'| = |V_n| + f(|V_n| - |V_{n-1}|)$$

위의 식을 만족하는 보정 데이터 전압  $V_n$  을 출력하도록 데이터 전압을 보정하는 것을 특징으로 하는 액정 표시 장치.

#### 청구항 12.

다수의 게이트선과, 상기 게이트선과 절연되어 교차하는 다수의 데이터선, 상기 게이트선 및 데이터선에 의해 둘러싸인 영역에 형성되며 각각 상기 게이트선 및 데이터선에 연결되어 있는 스위칭 소자를 가지는 행렬 형태로 배열된 다수의 화소를 포함하는 액정 표시 장치의 구동 방법에 있어서,

상기 게이트선에 주사신호를 순차적으로 공급하는 단계;

화상 신호 소스로부터 화상 신호를 수신하고, 현재 프레임의 화상 신호와 이전 프레임의 화상 신호를 고려하여 보정 화상 신호를 생성하는 단계;

생성된 상기 보정 화상 신호에 대응하는 데이터 전압을 상기 데이터선에 공급하는 단계를 포함하는 액정 표시 장치의 구동 방법.

#### 청구항 13.

제12항에 있어서,

상기 화상 신호는 아날로그 전압인 것을 특징으로 하는 액정 표시 장치의 구동 방법.

#### 청구항 14.

제12항에 있어서,

상기 화상 신호는 디지털 계조 신호인 것을 특징으로 하는 액정 표시 장치의 구동 방법.

#### 청구항 15.

제14항에 있어서,

상기 보정 화상 신호를 생성하는 단계는

상기 화상 신호 소스로부터 수신된 계조 신호를 하나의 프레임 만큼 지연시키는 단계;

상기 화상 신호로부터 수신된 현재 프레임의 계조 신호와 상기 지연된 이전 프레임의 계조 신호를 고려하여 보정 계조 신호를 생성하는 단계를 포함하는 액정 표시 장치의 구동 방법.

#### 청구항 16.

제12항 내지 제15항 중 어느 한 항에 있어서,

상기 보정 화상 신호는

현재 프레임의 데이터 전압을  $V_n$ , 이전 프레임의 데이터 전압을  $V_{n-1}$ 이라 할 때,  $|V_n'| = |V_n| + f(|V_n| - |V_{n-1}|)$  식을 만족하도록 하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

청구항 17.

제15항에 있어서,

상기 보정 화상 신호 생성 단계는

이전 프레임의 계조신호와 현재 프레임의 계조 신호에 대응하는 보정 계조신호를 기록하는 변환표를 검색하여 보정 계조신호를 생성하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

청구항 18.

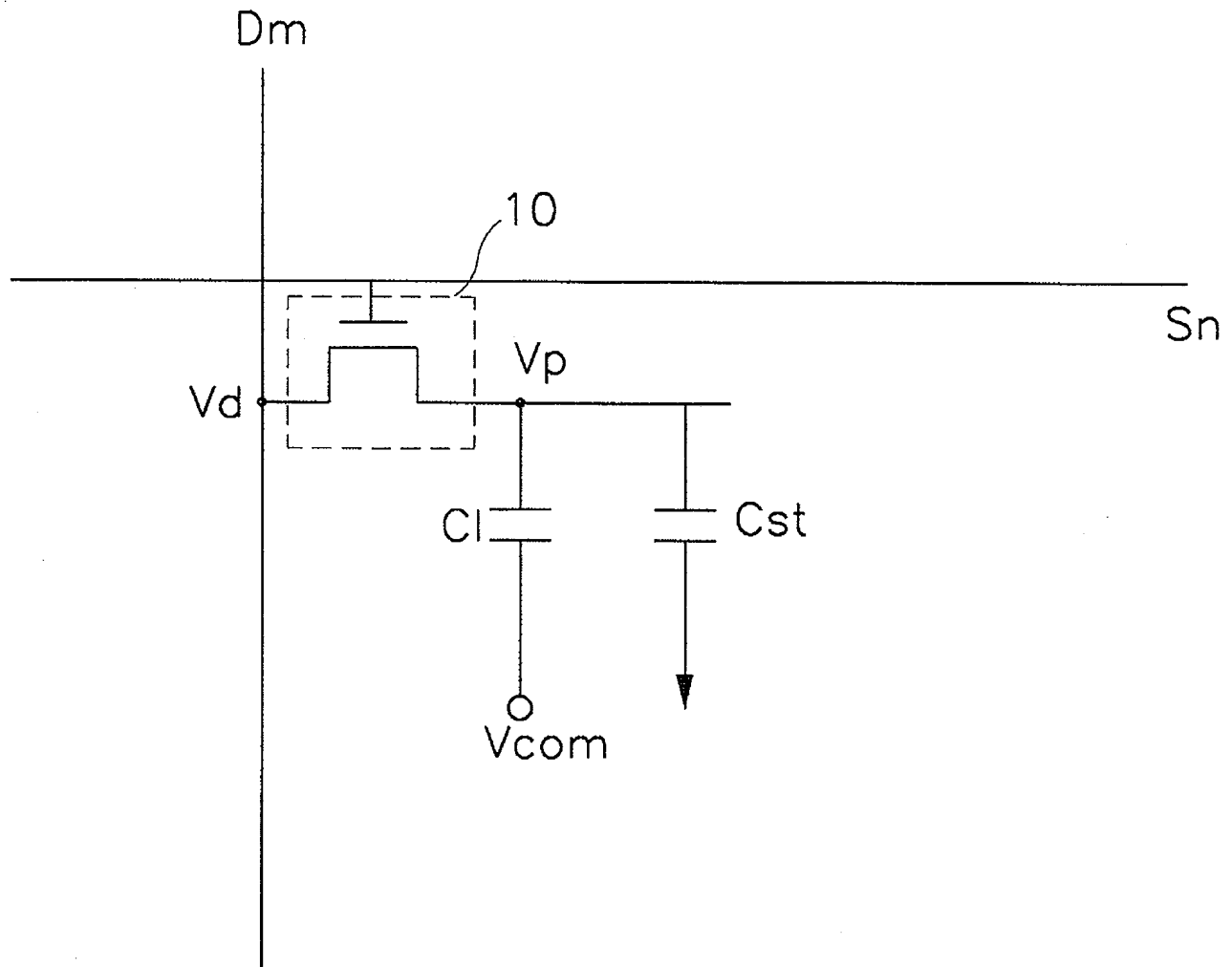
제17항에 있어서,

상기 변환표는

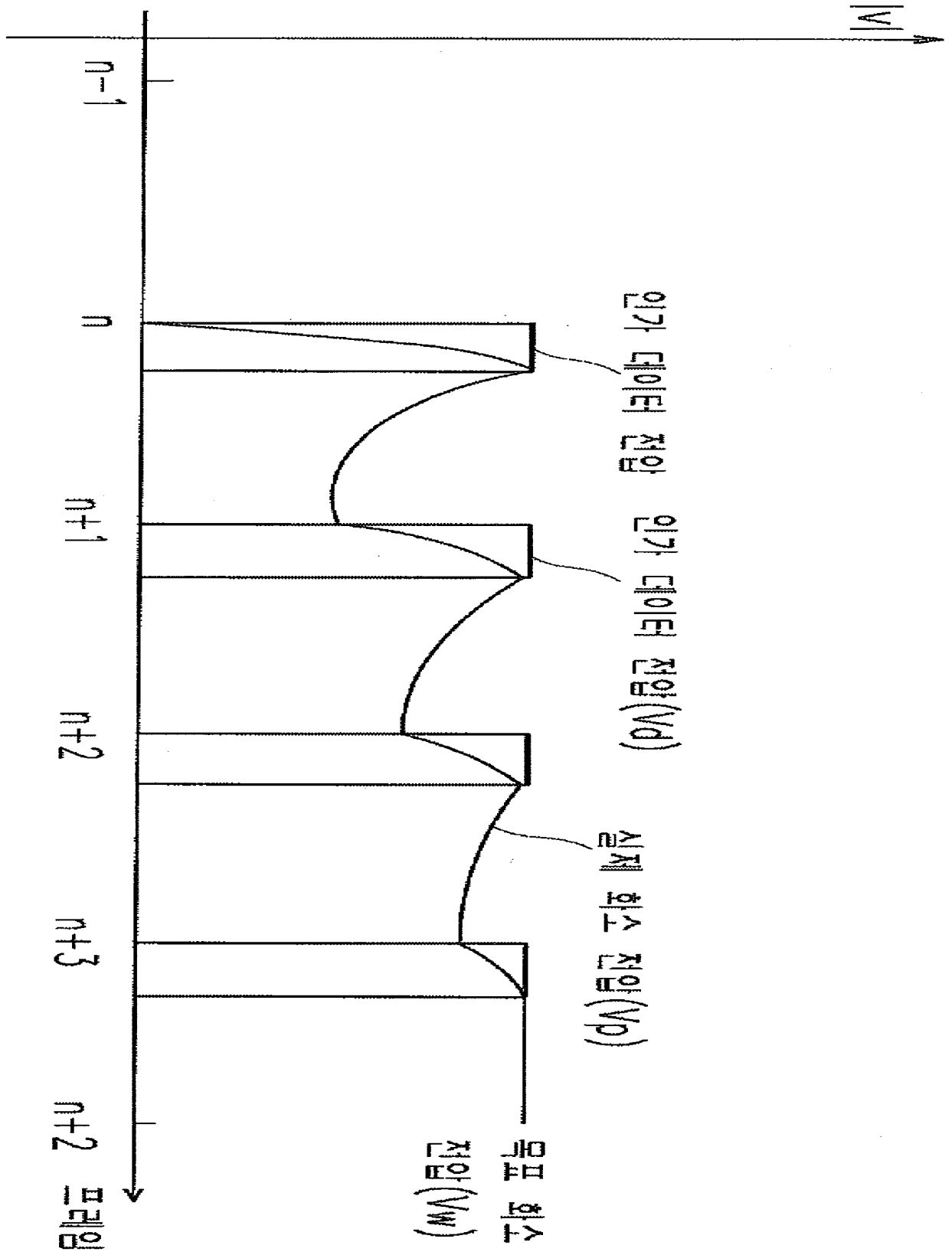
상기 보정 데이터 전압이 제1 전압 보다 큰 경우 상기 보정 데이터 전압을 상기 제1 전압으로 하고, 상기 보정 데이터 전압이 제2 전압 보다 작은 경우 상기 보정 데이터 전압을 상기 제2 전압으로 하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

도면

도면 1

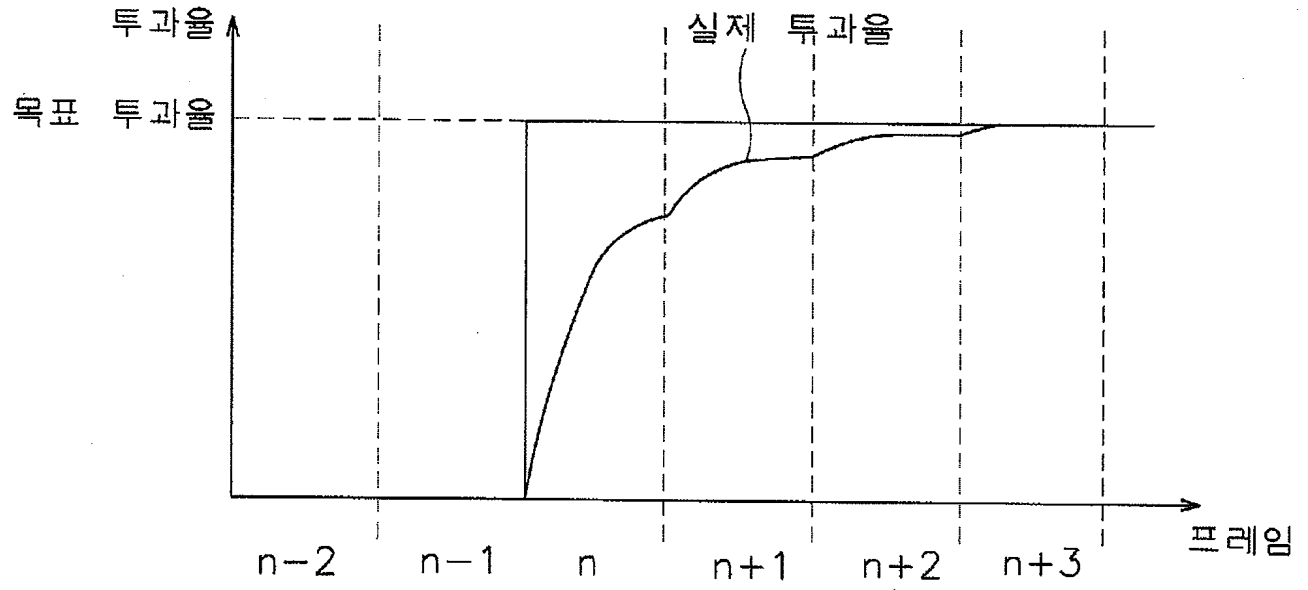


도면 2

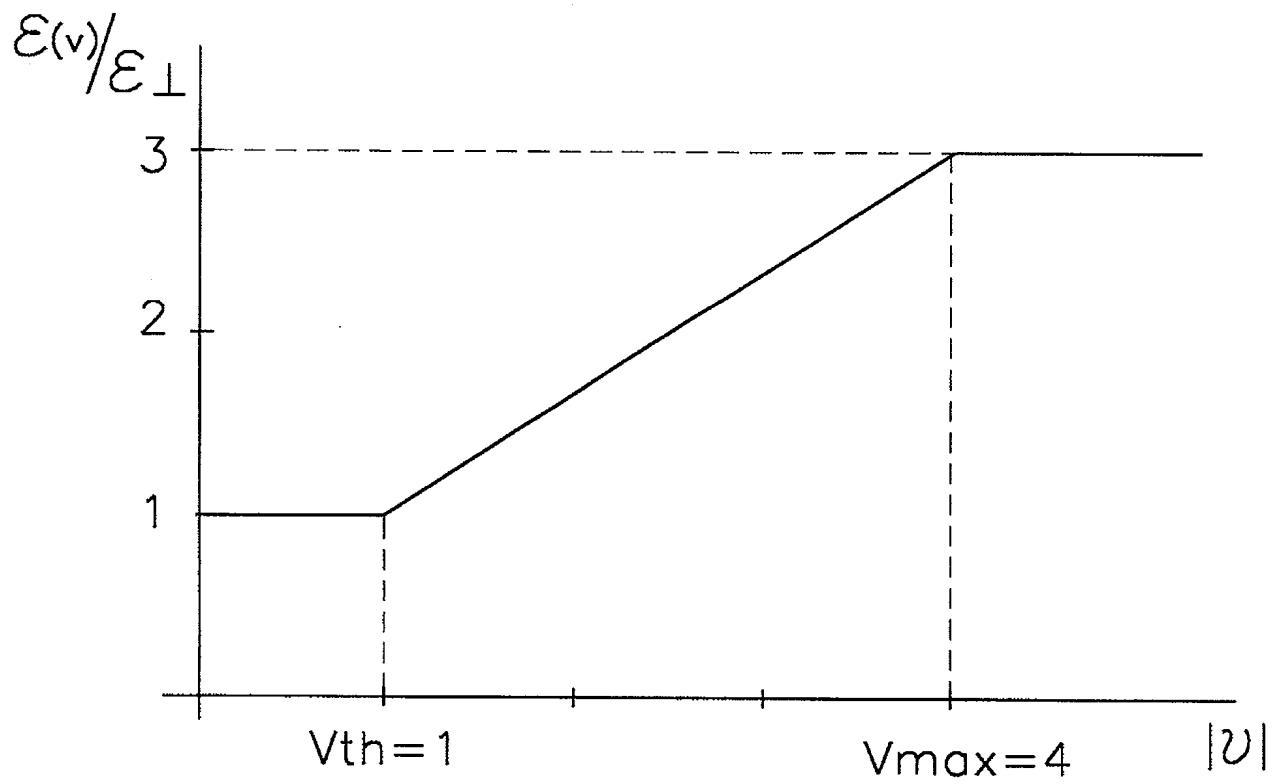




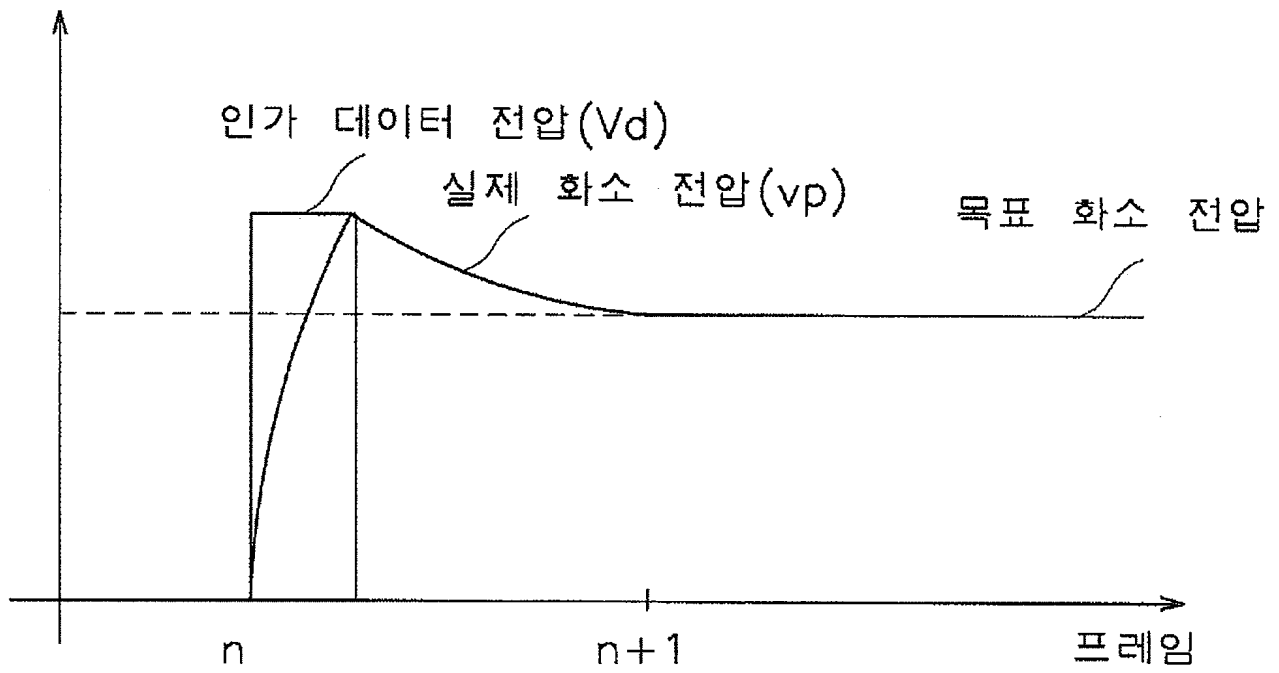
도면 3



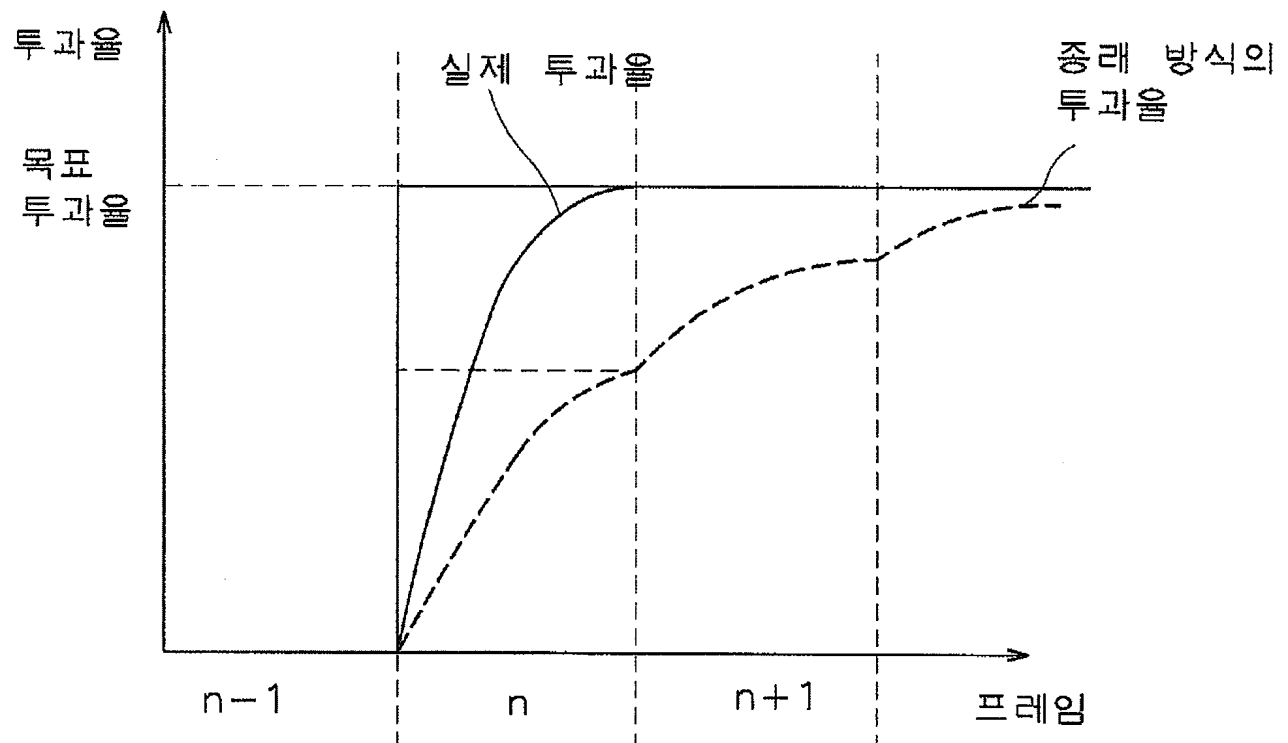
도면 4



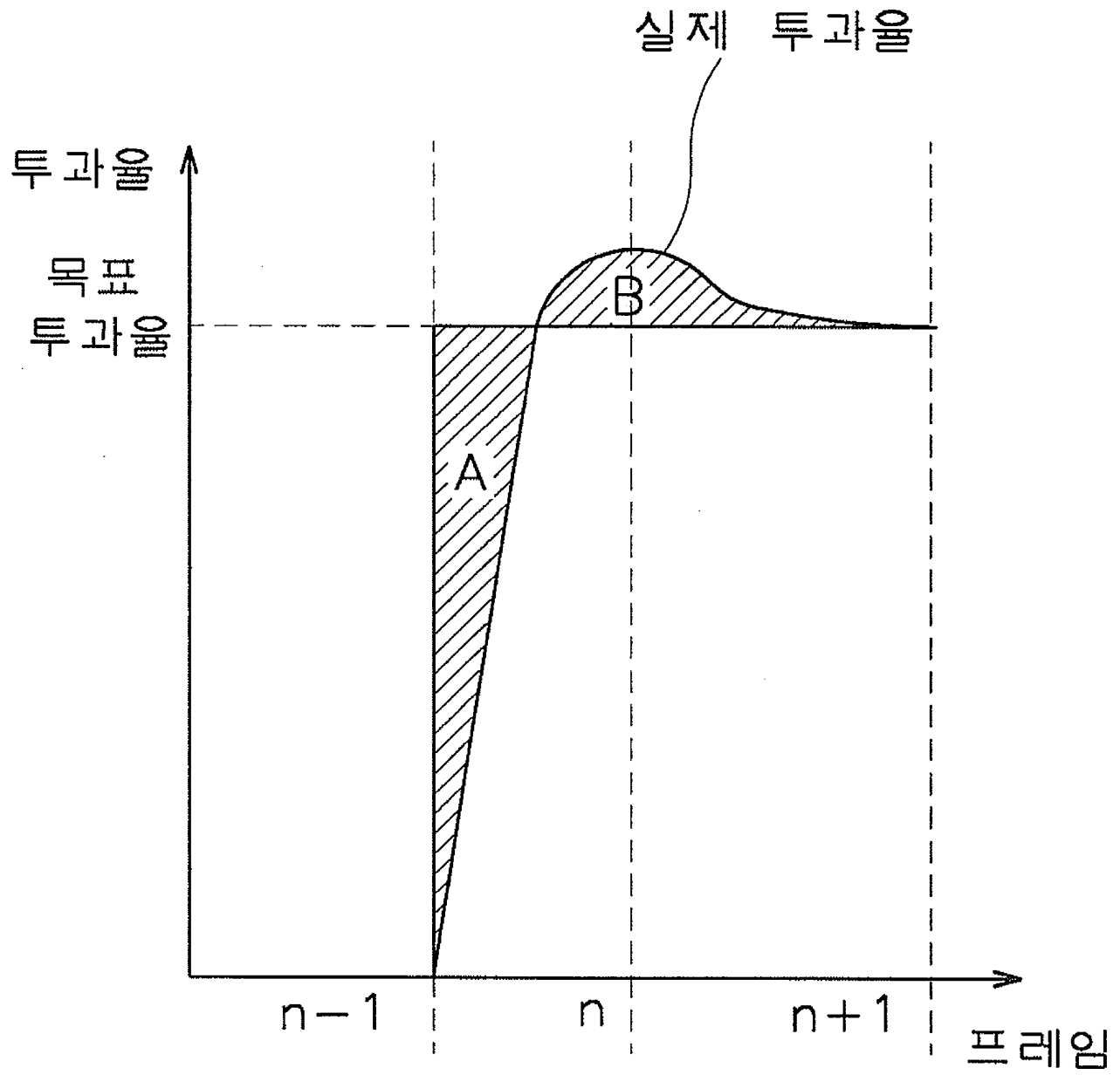
도면 5



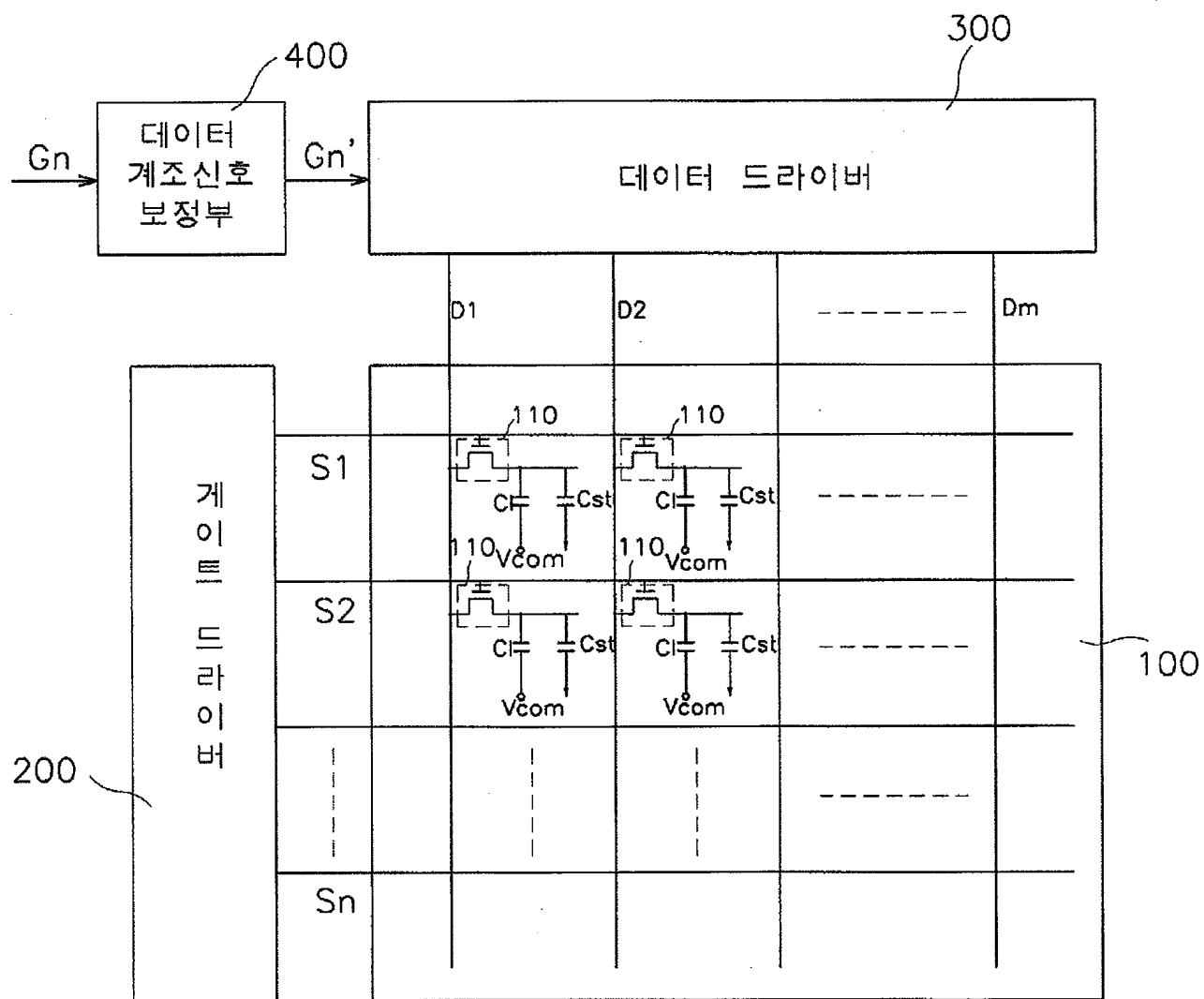
도면 6



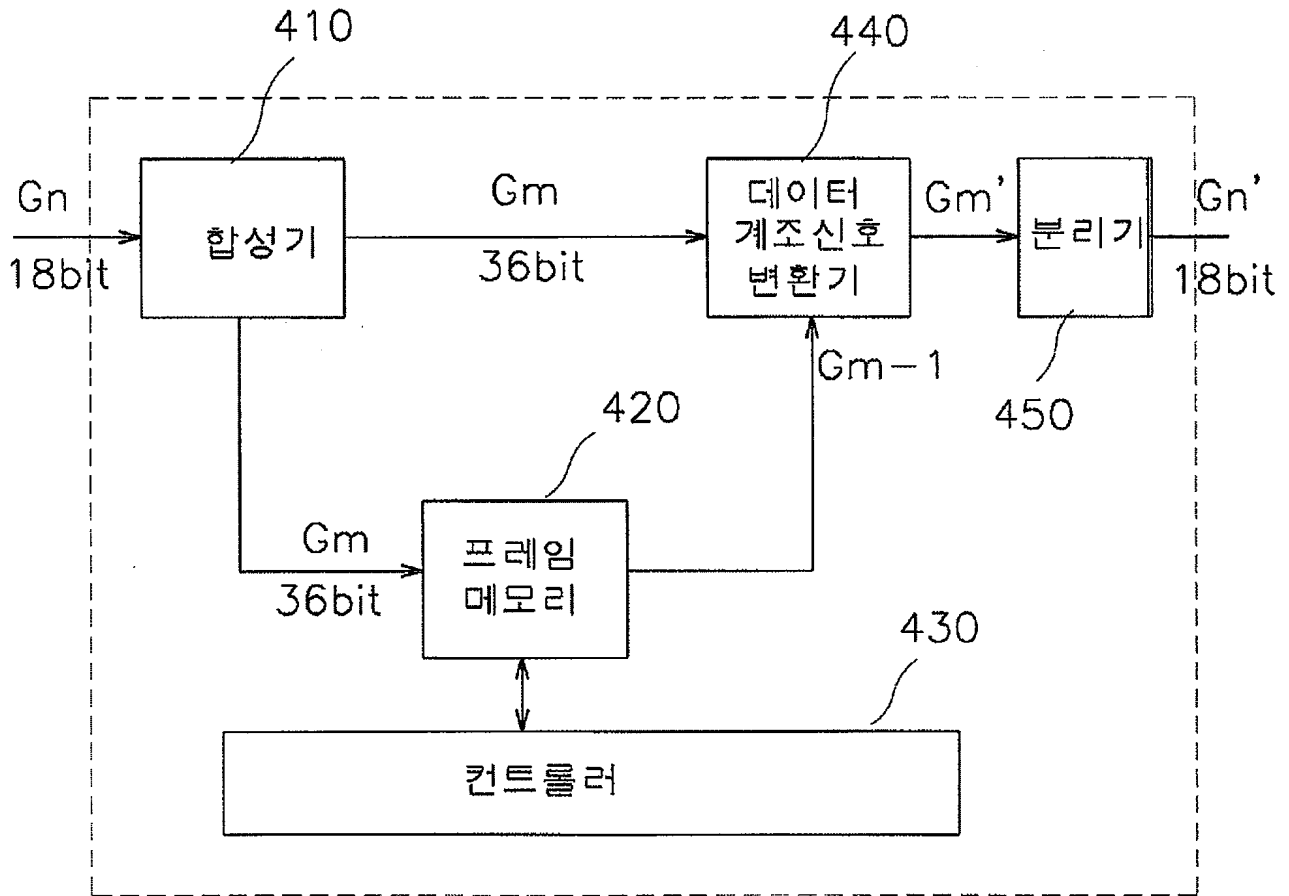
도면 7



도면 8



도면 9



도면 10

G <sub>n</sub> '		G <sub>n</sub>							
		0	1	2	2	...	61	62	63
G <sub>n-1</sub>	0	0	1	3	5	...	63	63	63
	1	0	1	3	4	...	63	63	63
	2	0	1	2	3	...	63	63	63
	3	0	0	2	3	...	63	63	63
	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮
	61	0	0	0	0	...	61	62	63
	62	0	0	0	0	...	61	62	63
	63	0	0	0	0	...	60	61	63